

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-291739

(43)Date of publication of application : 19.10.2001

(51)Int.Cl.

H01L 21/60
H01L 25/065
H01L 25/07
H01L 25/18

(21)Application number : 2000-106959

(71)Applicant : SHARP CORP

(22)Date of filing : 07.04.2000

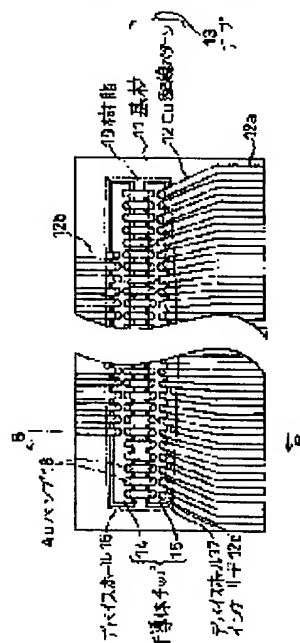
(72)Inventor : NAITO KATSUYUKI
TOYOSAWA KENJI

(54) SEMICONDUCTOR DEVICE AND LIQUID CRYSTAL MODULE USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To mount a plurality of semiconductor chips 14, 15 in a smaller area on one tape, in a semiconductor device wherein semiconductor chips are mounted on a tape such as TCP and COF.

SOLUTION: The semiconductor chips 14, 15 has a long and narrow shape and are mounted so that the long sides may be nearly vertical to the direction in which Cu wiring patterns 12 may be extracted. Many of the Cu wiring patterns 12 can therefore be arranged nearly in parallel with each other, and so they can go straight ahead to a device to which a signal of the module is outputted or from which a signal is inputted. Since the semiconductor chips 14, 15 are long and narrow, the tape 13 can be reduced in width and thereby a connected equipment can be reduced in size. The wiring length causes only a small influence on speed or the like, resulting in the increase in operation speed.



LEGAL STATUS

[Date of request for examination] 09.07.2002

[Date of sending the examiner's decision of rejection] 02.12.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3798220

[Date of registration] 28.04.2006

[Number of appeal against examiner's decision of rejection] 2004-00012

[Date of requesting appeal against examiner's decision of rejection] 05.01.2004

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-291739
(P2001-291739A)

(43) 公開日 平成13年10月19日 (2001. 10. 19)

(51) IntCl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 R 5 F 0 4 4
25/065		25/08	Z
25/07			
25/18			

審査請求 未請求 請求項の数 6 O L (全 10 頁)

(21) 出願番号 特願2000-106959 (P2000-106959)

(22) 出願日 平成12年4月7日 (2000. 4. 7)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 内藤 克幸

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 豊沢 健司

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74) 代理人 100080034

弁理士 原 謙三

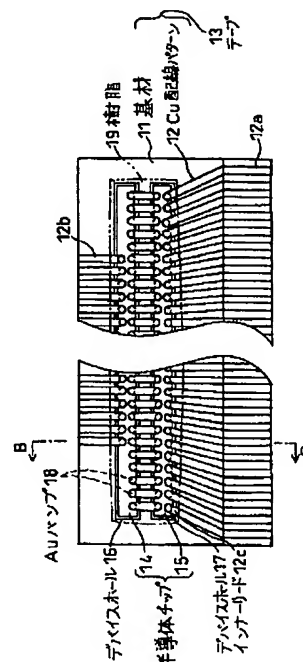
Fターム (参考) 5F044 KK03 KK09 LL00 MM03 MM07
MM08 MM14 MM28 NN08 NN09
NN19 RR18

(54) 【発明の名称】 半導体装置およびそれを用いる液晶モジュール

(57) 【要約】

【課題】 TCPやCOF等のテープに半導体チップが実装されて成る半導体装置において、1つのテープ13に複数の半導体チップ14、15をより小さく実装する。

【解決手段】 前記半導体チップ14、15を長手状とし、それらの長辺がCu配線パターン12の引出し方向と略垂直となるように実装する。したがって、多数のCu配線パターン12を相互に略平行、かつ入出力先に対して略直進するように配線することができ、複数の半導体チップ14、15を実装するにあたって、テープ13の幅を狭くして接続される機器を小型化することができ、また配線長による鈍り等の影響も小さく、高速化に対応することもできる。



【特許請求の範囲】

【請求項1】有機基材上に配線パターンが形成されたテープに半導体チップが実装されて成る半導体装置において、

前記半導体チップを長手状とし、複数の長手状の半導体チップの長辺が前記配線パターンの引出し方向と略垂直となるように実装されることを特徴とする半導体装置。

【請求項2】前記半導体チップの厚さが相互に異なることを特徴とする請求項1記載の半導体装置。

【請求項3】前記テープには、前記半導体チップ間に、折曲げを容易にするためのスリットが形成されることを特徴とする請求項1または2記載の半導体装置。

【請求項4】前記半導体チップ間の配線パターンには、折曲げを容易にするためにソルダーレジストを形成しないことを特徴とする請求項1または2記載の半導体装置。

【請求項5】前記半導体チップは、SRAMと液晶ドライバICとの2つのチップであることを特徴とする請求項1～4の何れかに記載の半導体装置。

【請求項6】前記請求項5記載の半導体装置を液晶パネルに接続して成る液晶モジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体チップの実装にテープを用いた半導体装置のパッケージ構造に関し、またその半導体装置を用いる液晶モジュールに関する。

【0002】

【従来の技術】パーソナルコンピュータのモニタとして用いられる液晶表示装置や、携帯電話の端末装置およびゲーム機などの携帯形の機器などでは、TAB (Tape Automated Bonding) と呼ばれる半導体チップの実装にテープが用いられている。そして、その実装には、TCP (Tape Carrier Package)、COP (Chip on Film) 等のパッケージ構造が用いられている。

【0003】図13および図14は従来の実装方法を説明するための図であり、図13は正面図であり、図14は図13の切断面線A-Aから見た断面図である。これらの図13および図14はTCP構造としている。ポリイミド等の有機材料から成る基材1にCu配線パターン2がパターンニングされてテープ3が形成される。前記Cu配線パターン2は、その引出部2a、2bが基材1の周縁部から相互に平行となるように引出され、異方導電性膜等を介して、引出部2aは液晶パネルのパッドに、引出部2bは電源や画像データ信号が伝送されるプリント基板のパッドに、それぞれ電気的に接続される。

【0004】基材1には、実装される半導体チップ4、5に対応して、デバイスホール6、7が形成されている。前記Cu配線パターン2は、これらのデバイスホー

ル6、7内に引込まれ、インナーリード2cとなっている。前記Cu配線パターン2には、前記インナーリード2cおよび引出部2a、2b以外の部分で、Snメッキ（図示せず）が施されている。前記インナーリード2cは、矩形の半導体チップ4、5の四辺全てに配列されたAuバンパ8に対応して、四方から前記デバイスホール6、7内に突出している。半導体チップ4、5のAuバンパ8は前記インナーリード2cに無電解メッキされたSnと共晶接合され、これをILB (Inner Lead Bonding) と呼んでいる。

【0005】こうして実装された半導体チップ4、5の素子面およびインナーリード2cの周辺wは樹脂9によって封止され、機械的強度保持や環境からの保護が実現されている。なお、テープ3のインナーリード2c等の電極部分以外は、ソルダーレジスト10の被服によって保護されている。以上のプロセスがテープ3上のまま連続的に行なわれ、効率良く実装が行われている。

【0006】ところで、近年の電子機器の高機能化によって、上記のような1つのテープへの多チップ実装が望まれている。これは、たとえば前記携帯電話の端末装置やゲーム機など小形の機器に搭載される液晶モジュールを例とすると、増大する液晶パネルの配線数に対して、ドライバ動作を効率化するために、先ず該ドライバIC内にメモリが設けられるようになり、それがやがて更なる画素数の増大やカラー化によってメモリ容量の増大を招くことになった。たとえば、コモンおよびセグメントドライバとSRAMとをコモンおよびセグメントドライバで必要なプロセスで作製すると、SRAM部分は半導体チップ面積の6割を占めるようになっていく。

【0007】一方、液晶パネルの画素コントラストをコントロールするため耐圧が必要なドライバ部分は微細加工での作製は不向きであるが、メモリ部分は微細なプロセスを適用することによって前記液晶パネルの配線数に相当した集積度に対応することができる。このため、前記ドライバ部分とメモリ部分とをそれぞれ最適プロセスで形成し、1つのテープにドライバチップとSRAMチップという2つの半導体チップを実装することが考えられる。

【0008】

【発明が解決しようとする課題】しかしながら、前述のような実装構造では、半導体チップ4、5のAuバンパ8は前記ILBするために矩形の該半導体チップ4、5の周辺に配置され、これに対応してインナーリード2cはデバイスホール6、7の全四辺から突出し、Cu配線パターン2の高密度化に対応している。このため、引出部2a、2bに対向する辺からはCu配線パターン2を直進形成することができるけれども、引出部2a、2bに対向しない辺からはCu配線パターン2の引回しが複雑になり、テープ3のプロセス不良や引回しスペースを確保するためにテープ3が大型化する等の問題を有して

いる。

【0009】また、Cu配線パターン2の配線が長くなることによって信号に鈍りが生じる等の電気的な問題も発生し、高速化に対応できなくなっている。このような問題は、個々の半導体チップ4、5がテープ3に実装されるにあたって生じる問題であり、複数の半導体チップ4、5が実装される場合には益々顕著化する。このため、多チップ実装の要求があるところ、上記の問題でその実現は困難となっている。

【0010】本発明の目的は、1つのテープに複数の半導体チップをより小さく実装することができる半導体装置およびそれをを用いる液晶モジュールを提供することである。

【0011】

【課題を解決するための手段】本発明の半導体装置は、有機基材上に配線パターンが形成されたテープに半導体チップが実装されて成る半導体装置において、前記半導体チップを長手状とし、複数の長手状の半導体チップの長辺が前記配線パターンの引出し方向と略垂直となるように実装されることを特徴とする。

【0012】上記の構成によれば、TCPやCOF等のテープに半導体チップが実装されて成る半導体装置において、半導体チップを長手状としてパンプを長辺に配列し、その長辺が配線パターンの引出し方向と略垂直となるように実装される。

【0013】したがって、多数の配線パターンを相互に略平行、かつ入出力先に対して略直進するように配線することができる。特に、半導体チップ間に複雑な引回しがなく、両者が略直線の配線パターンで接続されると、チップ間隔を狭くすることができる。これによって、複数の半導体チップを実装するにあたって、テープの幅を狭くして接続される機器を小型化することができ、また配線長による鈍り等の影響も小さく、高速化に対応することもできる。

【0014】また、本発明の半導体装置は、前記半導体チップの厚さが相互に異なることを特徴とする。

【0015】上記の構成によれば、薄い半導体チップから順にボンディングしてゆくことによって、ボンダーの治具が半導体チップに接触してダメージを与えてしまう可能性を小さくすることができる。

【0016】したがって、半導体チップを近接して実装することができ、チップ実装位置の制約が小さくなり、配線パターンの取回し等、設計に余裕を持たせることができる。

【0017】さらにまた、本発明の半導体装置では、前記テープには、前記半導体チップ間に、折曲げを容易にするためのスリットが形成されることを特徴とする。

【0018】上記の構成によれば、たとえば接続される液晶パネルの裏側に折曲げるなどの組立ての自由度を向上することができる。

【0019】また、本発明の半導体装置では、前記半導体チップ間の配線パターンには、折曲げを容易にするためにソルダーレジストを形成しないことを特徴とする。

【0020】上記の構成によれば、半導体チップ間の配線パターンにはソルダーレジストを形成しないので、該ソルダーレジストの無い部分でテープを湾曲させても、配線パターンに断線が生じる虞は小さく、たとえば接続される液晶パネルの裏側に折曲げるなどの組立ての自由度を向上することができる。

【0021】さらにまた、本発明の半導体装置では、前記半導体チップは、SRAMと液晶ドライバICとの2つのチップであることを特徴とする。

【0022】上記の構成によれば、DRAM（ダイナミックRAM）等と比べて、素子数は多くなるけれども、消費電力が小さく、液晶ドライバICに隣接して配置するメモリとして好適なSRAM（スタティックRAM）との2チップで半導体装置を構成する。

【0023】したがって、SRAMは通常の矩形のチップよりもウエハからの取れ数は少なくなるものの、それを液晶ドライバICに隣接して配置することができる。

【0024】また、本発明の液晶モジュールでは、前記請求項5記載の半導体装置を液晶パネルに接続して成ることを特徴とする。

【0025】

【発明の実施の形態】本発明の実施の第1の形態について、図1～図5に基づいて説明すれば以下のとおりである。

【0026】図1は本発明の実施の第1の形態の半導体装置の正面図であり、図2は図1の切断面線B-Bから見た断面図である。ポリイミド等の有機材料から成る基材11にCu配線パターン12がパターンニングされてテープ13が形成される。前記Cu配線パターン12は、その引出部12a、12bが基材11の周縁部から相互に平行となるように引出され、異方導電性膜等を介して、引出部12aは液晶パネル30（図5図示）の電極に、引出部12bは電源や画像データ信号が伝送されるプリント基板の電極に、それぞれ電気的および機械的に接続される。

【0027】基材11には、実装される半導体チップ14、15に対応して、デバイスホール16、17が形成されている。前記Cu配線パターン12は、これらのデバイスホール16、17内に引込まれ、インナーリード12cとなっている。前記Cu配線パターン12には、前記インナーリード12cおよび引出部12a、12b以外の部分で、Snメッキ（図示せず）が施されている。

【0028】本発明では、前記半導体チップ14、15は、そのアスペクト比が10以上の長手状であり、Cu配線パターン12の引出し方向と略垂直となるように実装される。前記インナーリード12cは、長手状の半導

体チップ 14, 15 の長辺に配列された Au パンプ 18 に対応して、前記デバイスホール 16, 17 内に突出している。半導体チップ 14, 15 の Au パンプ 18 は前記インナーリード 12c に無電解メッキされた Sn と共晶接合され、前記 ILB 接続される。

【0029】前記半導体チップ 14 は、SRAM であり、たとえばチップ面積は 16mm×1.6mm で 400μm の厚さであり、0.35μm 以下のプロセスで作製されている。また、前記半導体チップ 15 は、ドライバ IC であり、たとえばチップ面積は 11mm×1mm で 625μm の厚さであり、0.65μm のプロセスで作製されている。前記 SRAM は、DRAM 等に比べて、素子数は多くなるけれども、消費電力が小さく、液晶ドライバ IC に隣接して配置するメモリとして好適であり、このように長手状に形成することによって、通常の矩形のチップよりもウエハからの取れ数は少なくなるものの、それをドライバ IC に隣接して配置することができる。

【0030】本発明では、先ず半導体チップ 14 がボンディングされ、次に同じボンダーの治具を使用して、半導体チップ 15 がボンディングされる。そして、2つの半導体チップ 14, 15 の厚みの差は、このように 200μm 以上とすることが望ましい。これによって、2回目の半導体チップ 15 をボンディングする際に、ボンダーの治具が接触して、1回目にボンディングした半導体チップ 14 にダメージを与えてしまう可能性を小さくすることができる。したがって、半導体チップ 14, 15 を近接して実装することができ、チップ実装位置の制約が小さくなり、Cu 配線パターン 12 の取回し等、設計に余裕を持たせることができる。

【0031】なお、この半導体チップ 14, 15 の実装間隔は、小さくする程、テープ 13 の幅を狭くすること可能であるけれども、前記ボンダーの治具との干渉を考慮して、0.5~3mm とすればよい。前記 ILB の条件は、1 パンプ当りの接続荷重が 30gf、接続時間が 3 秒、ボンディングツールの温度が 400℃ であった。これによって、半導体チップ 14, 15 間の 100 本以上の Cu 配線パターン 12 と電気的導通が得られている。

【0032】図 3 は、ILB 時に使用されるプレート 21 の正面図であり、図 4 はチップ実装時の様子を示す断面図である。このプレート 21 は、たとえば厚さ 0.5mm のインバー材から成り、ILB 接続する半導体チップ 14, 15 の大きさおよび間隔に対応したブランク 21a, 21b が設けられている。前記デバイスホール 16, 17 と該プレート 21 のブランク 21a, 21b とが相互に位置合わせされた後、前記の条件で ILB 接続される。このプレート 21 がテープ 13 を支えることによって、ボンディング時のツール 22 の押圧によるテープ 13 のたわみ変形等の歪みを防止することができ

る。

【0033】このようにして実装された半導体チップ 14, 15 の素子面およびインナーリード 12c の周辺 W は樹脂 19 によって封止され、機械的強度保持や環境からの保護が実現されている。この樹脂封止は、前記 ILB 後に、液状樹脂を半導体チップ 14, 15 の素子面より必要量、たとえば 5 秒で 30mg を滴下し、その後 120℃ で 20 分の熱処理によって実現される。これによって、半導体チップ 14, 15 の素子面が参照符 19a で示すように覆われるとともに、側面には前記素子面から流れた樹脂によってフィレット 19b が形成される。これら半導体チップ 14, 15 の素子面と側面との樹脂を硬化させることで、より強固に保持封止することができる。

【0034】なお、テープ 13 のインナーリード 12c 等の電極部分以外は、溶剤レジスト 20 の被覆によって保護されている。以上のプロセスがテープ 13 上のまま連続的に行なわれ、効率良く実装が行われている。

【0035】図 5 は上述のように構成された半導体装置の一搭載例である液晶モジュールの正面図である。この液晶モジュールは、携帯電話の端末装置の表示装置として用いられ、液晶パネル 30 に単一のテープ 13 が接続されて構成されている。

【0036】以上のように本発明では、半導体チップ 14, 15 を長手状として、Cu 配線パターン 12 の引出し方向と略垂直となるように実装するので、多数の Cu 配線パターン 12 を相互に略平行、かつ引出部 12a, 12b に対して略直進するように配線することができる。特に、半導体チップ 14, 15 間に複雑な引回しがなく、両者が略直線の配線パターンで接続されると、チップ間隔を狭くすることができる。これによって、テープ 13 と半導体チップ 14, 15 との形状が相似の関係を有するようになり、複数の半導体チップ 14, 15 を実装するにあたって、テープ 13 の幅を狭くして、接続される機器（前記液晶パネル 30）を小型化することができ、また配線長による鈍り等の影響も小さく、高速化に対応することもできる。

【0037】本発明の実施の第 2 の形態について、図 6 および図 7 に基づいて説明すれば以下のとおりである。

【0038】図 6 は本発明の実施の第 2 の形態の半導体装置の断面図である。前述の図 1~図 4 で示す半導体装置は TCB 構造であるのに対して、この半導体装置は COF 構造であり、対応する部分には同一の参照符号を付して、その説明を省略する。前記有機材料から成る基材 31 に Cu 配線パターン 32 がパターンニングされてテープ 33 が形成される。前記 Cu 配線パターン 12 には、Ni メッキ（図示せず）さらには Au メッキ（図示せず）が施されている。

【0039】このテープ 33 には、フリップチップ接続によって前記半導体チップ 14, 15 が実装される。そ

10

20

30

40

50

の実装は、図 7 で示すように、基台 34 上にテープ 33 が位置合わせされて載置された後、前記ツール 22 によって、たとえば前記 Au バンプ 18 と電極とが Au-Au 熱圧着接続されることで実現される。接続条件は、たとえば 450℃、 $170 \times 10^{-4} \text{ gf/cm}^2$ 、2 秒である。

【0040】その後、各半導体チップ 14、15 とテープ 33 との狭い隙間および半導体チップ 14、15 の周囲は、前記樹脂 19 によって封止される。この樹脂封止は、液状樹脂を半導体チップ 14、15 の長辺エッジに沿ってテープ 33 上に連続的に滴下させ、毛細管現象で半導体チップ 14、15 とテープ 33 との隙間に参照符 19a で示すように充填し、さらに半導体チップ 14、15 の側面にフィレット 19b を形成させることによって実現している。樹脂の硬化条件は前述の ILB の場合と同条件である。半導体チップ 14、15 間のフィレットは、参照符 19c で示すように樹脂が連続していることによって強度向上が図られる。

【0041】このようにして、本発明を前記 COF 構造にも適用することができる。

【0042】本発明の実施の第 3 の形態について、図 8 に基づいて説明すれば以下のとおりである。

【0043】図 8 は本発明の実施の第 3 の形態の半導体装置の断面図である。前述の図 1～図 4 ならびに図 6 および図 7 で示す半導体装置に類似し、対応する部分には同一の参照符号を付して、その説明を省略する。この半導体装置では、前記有機材料から成る基材 41 に Cu 配線パターン 42 がパターンニングされてテープ 43 が形成される。テープ 43 には、前記デバイスホール 16、17 が形成されて前記半導体チップ 14、15 が ILB 接続されるとともに、テープ 43 上には、さらに半導体チップ 44 がフリップチップ接続される。すなわち、この半導体装置は、前記 TCP 構造および COF 構造を共に備える。

【0044】半導体チップ 15、44 は Cu 配線パターン 42 側から実装され、半導体チップ 14 は基材 41 側から実装される（半導体チップ 14 が Cu 配線パターン 42 側から実装され、半導体チップ 15 が基材 41 側から実装されるようにしてもよい）。半導体チップ 14、15 はその Au バンプ 18 と前記 Sn メッキされたインナーリード 12c とが共晶接続され、半導体チップ 44 はその Au バンプ 18 と電極とが Au-Au 熱圧着接続される。テープ 43 に実装された半導体チップ 14、15 は、隣接するチップ間に、前記参照符 19c で示すように樹脂を連続させることで機械的強度が向上されている。

【0045】本発明の実施の第 4 の形態について、図 9 に基づいて説明すれば以下のとおりである。

【0046】図 9 は本発明の実施の第 4 の形態の半導体装置の断面図である。前述の図 8 で示す半導体装置に類

似し、対応する部分には同一の参照符号を付して、その説明を省略する。この半導体装置では、テープ 43 上には、前記半導体チップ 14、15 以外に、抵抗やコンデンサ等の他の電子部品 45、46 が、1 または複数個搭載されている。前記電子部品 45、46 の実装は、まずメタルマスクを用いて半田ペーストを印刷した後、次に該電子部品 45、46 を搭載し、続いてピーク温度 240℃ の熱雰囲気中で半田付けすることで実現される。2 つの半導体チップ 14、15 の実装は、その後実施される。

【0047】前記電子部品 45、46 は、2 つの半導体チップ 14、15 の間に実装されてもよく、また同一部品が複数個搭載されてもよい。

【0048】本発明の実施の第 5 の形態について、図 10～図 12 に基づいて説明すれば以下のとおりである。

【0049】図 10 は本発明の実施の第 5 の形態の半導体装置の正面図であり、図 11 は図 10 の切断面線 C-C から見た断面図である。この半導体装置は前述の図 7 および図 8 で示す半導体装置に類似し、対応する部分には同一の参照符号を付して、その説明を省略する。注目すべきは、この半導体装置では、前記有機材料から成る基材 31 には、半導体チップ 14、15 間にスリット 52 が形成されるとともに、その間の Cu 配線パターン 12 に対して、前記ソルダーレジスト 20 が形成されないブランク部を設けることである。

【0050】前記スリット 52 およびブランク部は、テープ 53 の強度を損なうことなく、折曲げを容易にするために設けられており、半導体チップ 14、15 の長辺方向に沿って形成され、その幅は、たとえば $100 \mu\text{m}$ である。これによってテープ 53 をフレキシブルに折曲げることができ、前記引出部 12a、12b 周辺への曲げ応力を緩和することができる。

【0051】このように構成することによって、図 12 で示すようにテープ 53 を折曲げることができ、半導体チップ 14、15 の背面同士を接着剤 54 で接着することによって、テープ 53 の占有面積をさらに狭くすることができる。図 12 は、前記図 10 および図 11 で示す半導体装置を搭載する液晶モジュールの断面図であり、前記テープ 53 を折曲げることによって、該液晶モジュールの小型化に寄与することができる。

【0052】前記接着剤 54 の選定は、半導体チップ 14、15 の基準電位に対応して行われ、両半導体チップ 14、15 の基準電位が相互に異なるならば絶縁性の樹脂を、同一なら導電性樹脂を用いて、電気性能の低下を防止する。Cu 配線パターン 12 の引出部 12a は、前記異方導電性膜等を介して、液晶パネル 30 の電極に電気的および機械的に接続される。

【0053】なお、以上に説明した半導体チップ 14、15；44 の実装方法およびチップ数はこれに限らず、本特許に即した構造であればいずれの形態でもその効果

を得ることができる。

【0054】

【発明の効果】本発明の半導体装置は、以上のように、TCPやCOF等のテープに半導体チップが実装されて成る半導体装置において、半導体チップを長手状としてバンプを長辺に配列し、その長辺が配線パターンの引出し方向と略垂直となるように実装する。

【0055】それゆえ、多数の配線パターンを相互に略平行、かつ入出力先に対して略直進するように配線することができる。特に、半導体チップ間に複雑な引回しがなく、両者が略直線の配線パターンで接続されると、チップ間隔を狭くすることができる。これによって、複数の半導体チップを実装するにあたって、テープの幅を狭くして接続される機器を小型化することができ、また配線長による鈍り等の影響も小さく、高速化に対応することもできる。

【0056】また、本発明の半導体装置は、以上のように、前記半導体チップの厚さを相互に異なるようにし、薄い半導体チップから順にボンディングしてゆく。

【0057】それゆえ、ボンダーの治具が半導体チップに接触してダメージを与えてしまう可能性を小さくすることができ、半導体チップの近接した実装が可能になり、チップ実装位置の制約が小さくなって、配線パターンの取回し等、設計に余裕を持たせることができる。

【0058】さらにまた、本発明の半導体装置は、以上のように、前記テープには、前記半導体チップ間に、折曲げを容易にするためのスリットを形成する。

【0059】それゆえ、接続される液晶パネルの裏側に折曲げるなどの組立ての自由度を向上することができる。

【0060】また、本発明の半導体装置は、以上のように、前記半導体チップ間の配線パターンには、折曲げを容易にするためにソルダーレジストを形成しないようにする。

【0061】それゆえ、接続される液晶パネルの裏側に折曲げるなどの組立ての自由度を向上することができる。

【0062】さらにまた、本発明の半導体装置は、以上のように、前記半導体チップを、SRAMと液晶ドライバICとの2つのチップとする。

【0063】それゆえ、SRAMは通常の矩形のチップよりもウエハからの取れ数は少なくなるものの、液晶ドライバICに隣接して配置することができる。

【0064】また、本発明の液晶モジュールは、以上のように、前記請求項5記載の半導体装置を液晶パネルに

接続して成る。

【図面の簡単な説明】

【図1】本発明の実施の第1の形態の半導体装置の正面図である。

【図2】図1の切断面線B-Bから見た断面図である。

【図3】ILB時に使用されるプレートの正面図である。

【図4】チップ実装時の様子を示す断面図である。

【図5】図1～図4で示す半導体装置の一搭載例である液晶モジュールの正面図である。

【図6】本発明の実施の第2の形態の半導体装置の断面図である。

【図7】チップ実装時の様子を示す断面図である。

【図8】本発明の実施の第3の形態の半導体装置の断面図である。

【図9】本発明の実施の第4の形態の半導体装置の断面図である。

【図10】本発明の実施の第5の形態の半導体装置の正面図である。

【図11】図10の切断面線C-Cから見た断面図である。

【図12】図10および図11で示す半導体装置を搭載する液晶モジュールの断面図である。

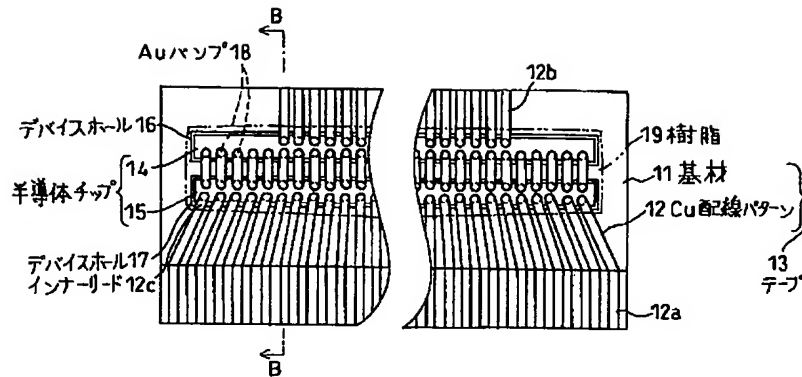
【図13】従来の実装方法を説明するための正面図である。

【図14】図13の切断面線A-Aから見た断面図である。

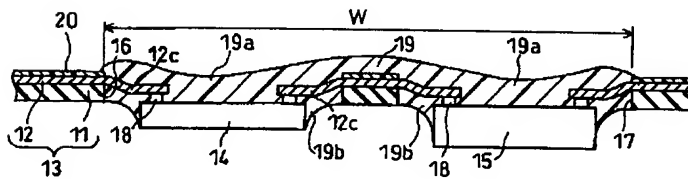
【符号の説明】

- 11, 31, 41 基材
- 12, 32, 42 Cu配線パターン
- 12a, 12b 引出部
- 12c インナーリード
- 13, 33, 43, 53 テープ
- 14, 15; 44 半導体チップ
- 16, 17 デバイスホール
- 18 Auバンプ
- 19 樹脂
- 20 ソルダーレジスト
- 21 プレート
- 21a, 21b ブランク
- 22 ツール
- 30 液晶パネル
- 34 基台
- 45, 46 電子部品
- 52 スリット

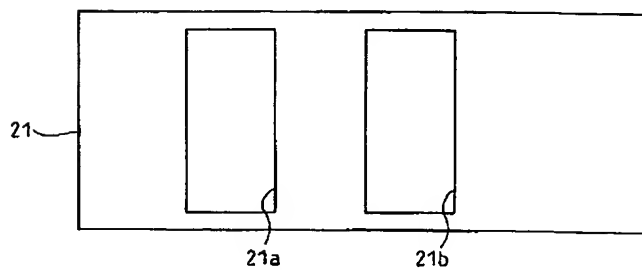
【図1】



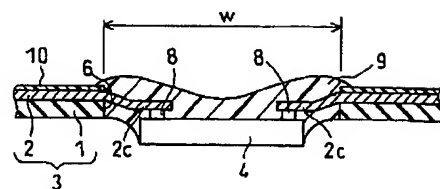
【図2】



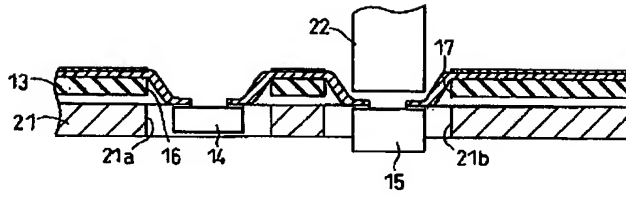
【図3】



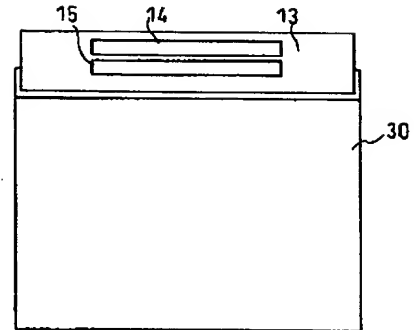
【図14】



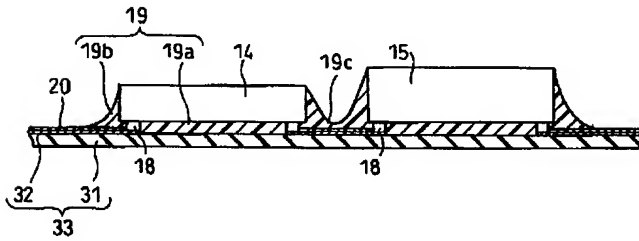
【図4】



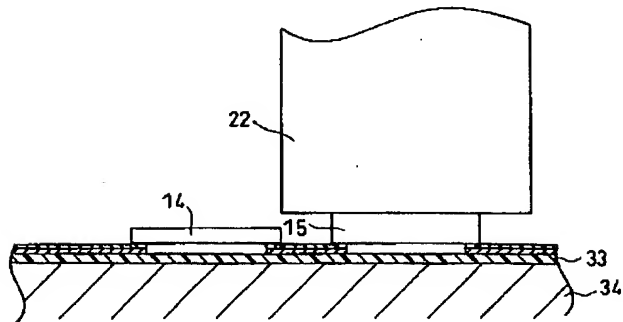
【図5】



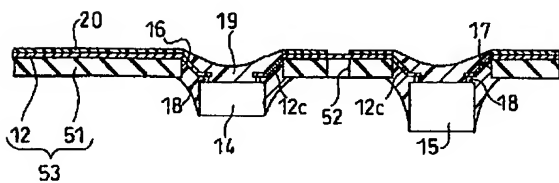
【図6】



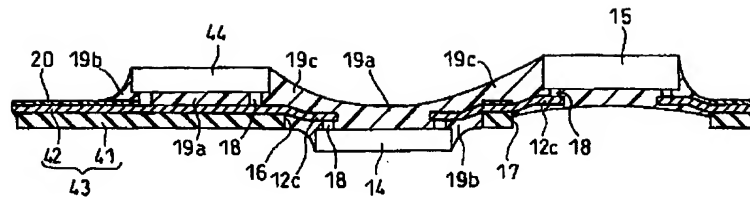
【図7】



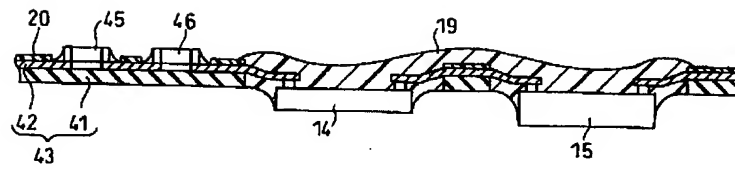
【図11】



【図 8】



【図 9】



【図 10】

